

# PATENT ABSTRACTS OF JAPAN

(11) Publication number :

61-287303

(43) Date of publication of application : 17.12.1986

(51) Int.CI.

H03B 5/36

(21) Application number : 60-128117

(71) Applicant : HITACHI LTD

(22) Date of filing : 14.06.1985

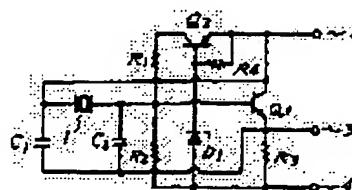
(72) Inventor : OIKAWA KOJI

## (54) CRYSTAL OSCILLATION CIRCUIT

### (57) Abstract:

**PURPOSE:** To improve improper start due to characteristic variation of a crystal oscillator and variation in circuits and also to eliminate the effect of a power voltage rising time by providing a circuit where a base bias voltage of a transistor (TR) rises rapidly slower than a collector voltage.

**CONSTITUTION:** The phase of a signal outputted from a collector of a TRQ1 is changed by 180° by a  $\pi$  circuit comprising the crystal oscillator 1 and capacitors C1, C2, and only the same frequency component as a resonance frequency of the crystal is fed back to a base of the TRQ1, then the oscillator is oscillated at the resonance frequency of the oscillator 1. Even when the leading of a power voltage is slow, if the voltage does not rise over the Zener voltage of a Zener diode D1, a TRQ2 is not turned on and no base bias voltage is fed to the TRQ1, then the circuit is operated without being affected by the leading time of the power voltage. Since the base bias voltage of the TRQ1 is applied rapidly as soon as a current flows to the Zener diode D1, a large exciting energy is given to the crystal oscillator to improve the start performance of the oscillation circuit.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑪公開特許公報 (A) 昭61-287303

⑫Int.Cl. 4

H 03 B 5/36

識別記号

庁内整理番号

6749-5J

⑬公開 昭和61年(1986)12月17日

審査請求 未請求 発明の数 1 (全3頁)

⑭発明の名称 水晶発振回路

⑮特願 昭60-128117

⑯出願 昭60(1985)6月14日

⑰発明者 及川 公二 尾張旭市清丘町池上1番地 株式会社日立製作所旭工場内

⑱出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑲代理人 弁理士 小川 勝男 外1名

## 明細書

## 1 発明の名称

水晶発振回路

## 2 特許請求の範囲

1. トランジスタを用いた水晶発振回路において、トランジスタのベースバイアス電圧が、コレクタ電圧より遅れて、しかも急激に立ち上る回路を設けたことを特徴とする水晶発振回路。

## 3 発明の詳細な説明

## 〔発明の利用分野〕

本発明は、水晶発振回路に係り、特に低動振レベル領域のインピーダンスが高くなつた水晶振動子を用いても、電源電圧の立ち上り時間の影響を受けず起動可能な発振回路に関する。

## 〔発明の背景〕

従来の水晶発振回路は、「トランジスタ回路入門」(昭和38年3月20日発行、柳沢健 著)の10, 2, 3項に記載されている通りである。

しかし、この回路は、第4図に示す異常品のイ

ンピーダンス特性を持った水晶片が回路に組込まれた場合、起動不良を起すことが多かつた。これは、電源電圧の立ち上り過渡期では、回路の増幅度が小さく、水晶片のインピーダンスが高いからであり、電源電圧の立ち上りが遅い場合に多く発生する。

## 〔発明の目的〕

本発明の目的は、水晶発振回路において、電源電圧の立ち上り時間を全く考慮しなくとも、確実に起動する発振回路を提供することにある。

## 〔発明の概要〕

従来の水晶発振回路では、電源電圧の立ち上り時間が遅い場合、発振回路が起動する電源電圧が、電源電圧の立ち上り時間が早い場合に比較し高くなり、条件しだいでは、規定の電源電圧で起動しない特性があつた。この原因是、水晶振動子の低動振レベル領域に、インピーダンスの高い部分があり、電源電圧の立ち上り時間が遅いと、この領域を通過できないためである。本発明は、トランジスタのベースバイアス電圧が、コレクタ電圧より遅

れて、しかも急激に立上る回路を設けたことを特徴とするものである。

〔発明の実施例〕

以下、本発明の一実施例を第1図により説明する。

第1図において、Q<sub>1</sub>, Q<sub>2</sub>はトランジスタ、D<sub>1</sub>はツェナーダイオード、C<sub>1</sub>, C<sub>2</sub>はコンデンサ、R<sub>1</sub>～R<sub>4</sub>は抵抗、1は水晶振動子、2は電源端子、3は出力端子、4はGND端子である。

この回路は、第2図に示す公知の無調整発振回路にトランジスタQ<sub>1</sub>、ツェナーダイオードD<sub>1</sub>、抵抗R<sub>4</sub>から成る回路を付加したものである。

第1図および第2図の発振回路の動作原理は、トランジスタQ<sub>1</sub>のベース、コレクタ間に水晶発振子1とC<sub>1</sub>, C<sub>2</sub>より成るX形回路が接続されているため、トランジスタQ<sub>1</sub>のコレクタから出力された信号は、前述のX形回路により位相が180°変化しそも、水晶の共振周波数と同じ周波数成分のみが、トランジスタQ<sub>1</sub>のベースに帰還されるため、水晶振動子1の共振周波数で発振が起る。しかし

この原理を第4図により説明する。第4図は水晶振動子をドライブする励振レベルと共振点インピーダンス特性を表したものである。水晶振動子は一般に、水晶片に汚れや異物等が付着した場合、第4図の異常品のように、励振レベルの低い部分でインピーダンスが高くなる不具合が発生しやすい。このような水晶振動子を発振回路に組込んだ場合、励振レベルの大きな回路では問題なく起動するが、電源電圧が低かったり、電源電圧の立ち上がりが遅かった場合、励振レベルが低くなるため起動不良になりやすい。本実施例によれば、低励振レベル領域を使用しないため、水晶発振回路の起動特性を大幅に改善できる効果がある。

〔発明の効果〕

本発明によれば、水晶発振回路の起動特性を良好にできるため、水晶振動子の特性バラツキや、回路のバラツキによる起動不良を大幅に改善できることと共に、電源電圧立ち上り時間の影響をなくせる効果がある。

第2図の回路においては、電源端子2に印加される電源の立ち上り時間が速い場合は、素子および回路の容量のため、トランジスタQ<sub>1</sub>のベースとコレクタ電圧が同時に立ち上らず発振を起こすが、電源の立ち上り時間が遅い場合は、トランジスタQ<sub>1</sub>のベースとコレクタ電圧が、ほぼ同時に立ち上るため、水晶振動子のインピーダンスが高い場合や、回路の増幅度が小さい場合には、起動しにくい欠点がある。

第1図における本発明では、第3図に示すように、電源電圧の立ち上りが遅くても、ツェナーダイオードD<sub>1</sub>のツェナーダイオード以上に電圧が上らないとトランジスタQ<sub>2</sub>がONせず、トランジスタQ<sub>1</sub>にベースバイアス電圧が印加されない。このことにより、電源電圧の立ち上り時間に影響されず動作可能である。また、トランジスタQ<sub>1</sub>のベースバイアス電圧は、ツェナーダイオードD<sub>1</sub>に電流が流れると同時に、急激にかかるので、水晶振動子に対して大きな励振エネルギーを与えることができ、発振回路の起動性を良好にできる。

4 図面の簡単な説明

第1図は本発明の一実施例の回路図、第2図は従来の無調整発振回路図、第3図は第2図の実施回路における各部の電圧波形図、第4図は水晶の励振レベルとインピーダンス特性を示した線図である。

1 - 水晶振動子	2 - 電源端子
3 - 出力端子	4 - GND端子

第四章

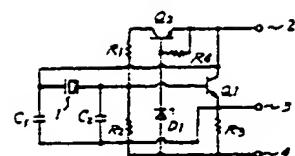
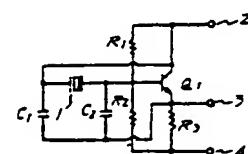
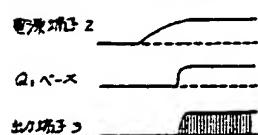


图 2 局



卷之四



第4回

